

Voraussetzung für die Umrüstung LSI 11 auf PCS-QU68000

• Backplane

Alte Backplanes müssen auf Q22 umgerüstet werden. Pläne für LSII-Standard und LSII-RL-Verdrahtung auf Anfrage lieferbar.

• Speicher

- Es sind mindestens 256 KB RAM nötig
- Es sind mindestens 10 MB Plattenspeicher nötig
- Soll mehr RAM verwendet werden, müssen alle eingesetzten RAMs auf 22 Adreßbits ausgelegt sein. Bei der Konfigurierung der Speicher ist darauf zu achten, daß die "peripheral page" (2K/4K) ausgeblendet ist.
- MSV11 von DEC (RAM) hat keine 22 Adreßbits und ist deshalb nicht verwendbar
- MRV11 von DEC (PROM) hat keine 22 Adreßbits und ist deshalb nicht verwendbar

• Boot

Der Boot befindet sich in einem PROM auf dem QU68000-Board. LSI 11-"Boots" auf den I/O-Interfaces müssen inaktiv gemacht werden.

.../2

237

1917

[Faint, illegible text follows, likely bleed-through from the reverse side of the page.]

• Terminator

Der Terminator muß für Q22 vorgesehen sein; in jedem QU68000-System muß ein Terminator vorhanden sein.

- TEV11 von DEC muß modifiziert werden (BDAL 18-21 nicht terminiert).
- TEV11 von MDB muß modifiziert werden (BDAL 16-21 und BIRQ 5-7 nicht terminiert).
- BDV11 von INCA/DEC nicht verwendbar (BDAL 18-21 nicht terminiert).
- REV11 von DEC nicht verwendbar (BDAL 18-21 nicht terminiert).

• Q-Bus-Expansion

Die Q-Bus-Verlängerung muß für Q22 vorgesehen sein.

- BCV 1-B von DEC nicht verwendbar (BDAL 18-21 wird nicht über Kabel geführt).

• RT-Clock

KWV11 von DEC muß modifiziert werden (BDAL 18 mit GND belegt).

• Serielle Schnittstellen

- Da UNIX ein langsames Interrupt-Handling hat, sollte für ein Multi-User-System ein Terminal-Multiplexer DZV11 eingesetzt werden, weil sonst Zeichen verloren gehen können (das DZV11 puffert die Zeichen intern). Die serielle Schnittstelle für System-Console muß höchste Priorität im Q-Bus haben.
- Die serielle Schnittstelle (DLV11-I) für Terminals muß im Bus die höchste Priorität haben.

.../3



[The following text is extremely faint and illegible, appearing to be a series of lines of handwriting or a printed document. It is organized into several paragraphs separated by horizontal lines.]

[Illegible text block 1]

[Illegible text block 2]

[Illegible text block 3]

[Illegible text block 4]

[Illegible text block 5]

[Illegible text block 6]

[Illegible text block 7]

[Illegible text block 8]

[Illegible text block 9]

[Illegible text block 10]

[Illegible text block 11]

[Illegible text block 12]

[Illegible text block 13]

[Illegible text block 14]

[Illegible text block 15]

[Illegible text block 16]

[Illegible text block 17]

[Illegible text block 18]

[Illegible text block 19]

[Illegible text block 20]

[Illegible text block 21]

[Illegible text block 22]

[Illegible text block 23]

[Illegible text block 24]

[Illegible text block 25]

[Illegible text block 26]

[Illegible text block 27]

[Illegible text block 28]

[Illegible text block 29]

[Illegible text block 30]

[Illegible text block 31]

[Illegible text block 32]

[Illegible text block 33]

[Illegible text block 34]

[Illegible text block 35]

[Illegible text block 36]

[Illegible text block 37]

[Illegible text block 38]

[Illegible text block 39]

[Illegible text block 40]

[Illegible text block 41]

[Illegible text block 42]

[Illegible text block 43]

[Illegible text block 44]

[Illegible text block 45]

[Illegible text block 46]

[Illegible text block 47]

[Illegible text block 48]

[Illegible text block 49]

[Illegible text block 50]

[Illegible text block 51]

[Illegible text block 52]

[Illegible text block 53]

[Illegible text block 54]

[Illegible text block 55]

[Illegible text block 56]

[Illegible text block 57]

[Illegible text block 58]

[Illegible text block 59]

[Illegible text block 60]

[Illegible text block 61]

[Illegible text block 62]

[Illegible text block 63]

[Illegible text block 64]

[Illegible text block 65]

[Illegible text block 66]

[Illegible text block 67]

[Illegible text block 68]

[Illegible text block 69]

[Illegible text block 70]

[Illegible text block 71]

[Illegible text block 72]

[Illegible text block 73]

[Illegible text block 74]

[Illegible text block 75]

[Illegible text block 76]

[Illegible text block 77]

[Illegible text block 78]

[Illegible text block 79]

[Illegible text block 80]

[Illegible text block 81]

[Illegible text block 82]

[Illegible text block 83]

[Illegible text block 84]

[Illegible text block 85]

[Illegible text block 86]

[Illegible text block 87]

[Illegible text block 88]

[Illegible text block 89]

[Illegible text block 90]

[Illegible text block 91]

[Illegible text block 92]

[Illegible text block 93]

[Illegible text block 94]

[Illegible text block 95]

[Illegible text block 96]

[Illegible text block 97]

[Illegible text block 98]

[Illegible text block 99]

[Illegible text block 100]

• Controller für Massenspeicher

Prinzipiell können alte Controller mit 18 Adreßbits verwendet werden. Verschiedene Controller verwenden die 4 zusätzlichen Adreßleitungen für Privatsignale. Solche Controller sind in einem QU68000-System nicht lauffähig. Nicht alle Controller sind in der Lage, den vollen 256 KB-Adreßraum zu nutzen. Diese Controller blenden die "Peripheral Page" (2K/4K) aus. Der QU68000 kann für die DMA-Übertragungen gleichzeitig für 3 Controller die nicht das gleiche DMA-Extensions-Register verwenden, die 4 oberen Adreßbits zur Verfügung stellen. Nicht alle Controller entsprechen der Q-Bus-Spezifikation.

- RLV11 von DEC (RL01/02-Controller) benutzt BDAL 18/19 für Privatsignale. Die Steckplätze für den RLV11 dürfen nicht auf Q22 ereitert werden.
- C03 von Dataram benötigt den Q-Bus während des DMA's alle 6,7 us. Dies führt nur dann zu Schwierigkeiten, wenn noch ein DMA-Gerät aktiv ist.
- WINC08 von AED (Winchester-Controller) generiert Burst-DMA (300 us-Buszyklus). Die obersten 8 KB sind nicht adressierbar.
- SC02 von Emulex (Winchester-Controller) generiert Burst-DMA (32 us-Buszyklus). Bei der Ausgabe des Kommandos "INIT" dauert der Buszyklus 15 us.



[The following text is extremely faint and illegible. It appears to be a multi-paragraph document, possibly a letter or a report, with several lines of text visible across the page.]

Zusatzverdrahtung fuer erweiterten DMA-Betrieb =====

Standard-DMA-Controller koennen zur Zeit am Q-Bus nur 18 bit adressieren. Daher koennen diese Controller nur die unteren 256 kB des 4MB Adressraumes erreichen.

Der Prozessor QU 68000 kann durch 3 Adress-Extension-Register die Bit-Positionen 18-21 fuer den DMA-Betrieb zur Verfuegung stellen.

Durch eine Zusatzverdrahtung am Q-Bus-Backplane (2 Draehte) kann der QU 68000 fuer bis zu 3 DMA-Controller gleichzeitig die Adress-bits 18-21 liefern. (siehe auch Spec. QU 68000 Seite 17).

Bild 4 zeigt schematisch die Anordnung von QU 68000 und 3 DMA-Controllern am Q-Bus zusammen mit den zusatzlich benoetigten Verbindungen. Diese Verbindungen koennen durch stecken von 2 Verbindungsleitungen gemacht werden. Bild 2 zeigt die Pins am Backplane.

Signal	QU 68000	DMA-Dev 1	DMA-Dev 2
DMA-A	AF 1	----	AS 2
DMA-B	BH 1	AS 2	----

V o r s i c h t : =====

Wenn die DMA-Controller an andere Steckplaetze im Q-Bus gesteckt werden, muss die Zusatzverdrahtung der neuen Konfiguration angepasst werden.

Sind in einem System mehr als 3 DMA-Controller, dann koennen mehrere Controller das gleiche DMA-Extension-Register benutzen.

D. h. alle Controller die vor DMA-Dev 1 gesteckt werden benuetzen das DMA-Reg 0.

Alle Controller die zwischen DMA-Dev 1 u. DMA-Dev 2 sind benuetzen das DMA-Reg 2.

Alle Controller die nach DMA-Dev 3 sind benuetzen das DMA-Reg 3.

THE UNIVERSITY OF CHICAGO PRESS
CHICAGO, ILLINOIS 60607

Volume 1, Number 1, Spring 1975
Editor: [illegible]
Editorial Board: [illegible]

Editorial Office: [illegible]
Editorial Board: [illegible]

Editorial Board: [illegible]

Editorial Board: [illegible]

Editorial Board: [illegible]

Editorial Board: [illegible]

Editorial Board: [illegible]

Editorial Board: [illegible]

Editorial Board: [illegible]

Editorial Board: [illegible]

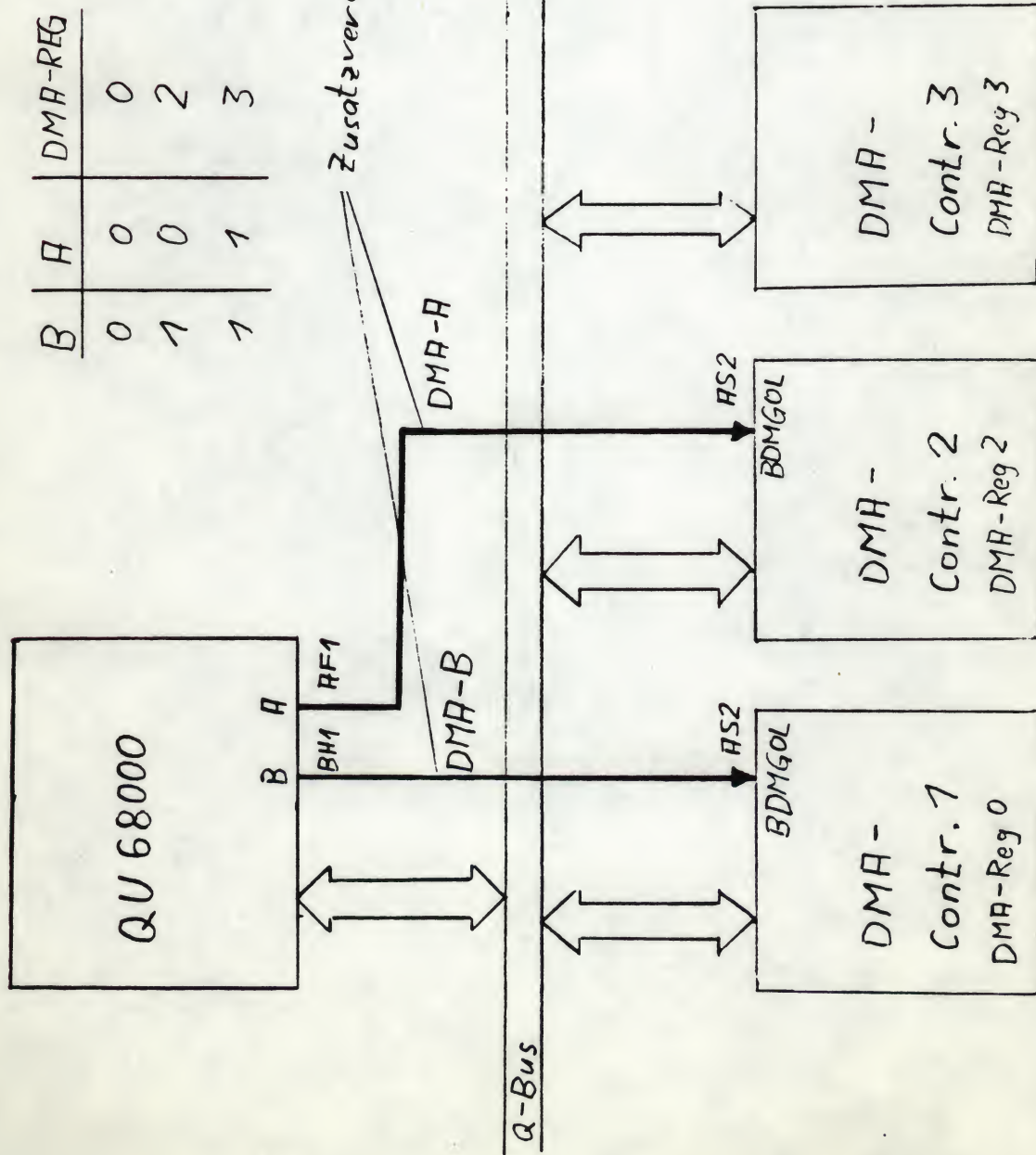
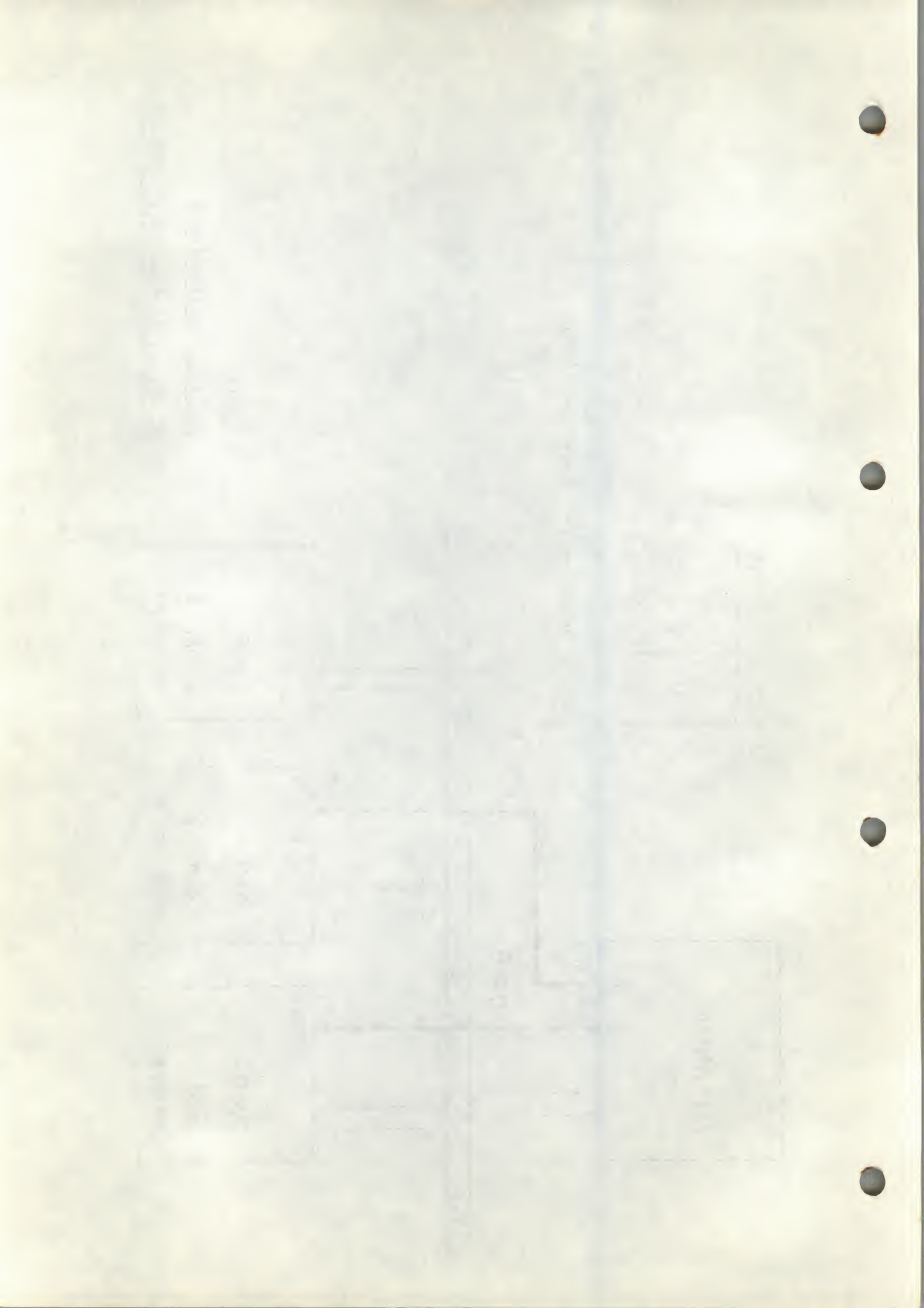


Bild 1:
 Zusatz-Verdrahtung
 für erweiterten DMA-Betrieb



• Pin: AF1 Signal: A

● Pin BH1 Signal: B

Pin AS2 Signal: BDMGOL

Ansicht auf die Vorderseite des Netcam-Einschlusses (bei abgenommenen Frontplatte).
Logikrahmen ist eingeklappt.

[illegible]

